

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-173510

(43)公開日 平成10年(1998)6月26日

(51)Int.Cl.⁶
H 03 K 19/0175
19/086

識別記号

F I
H 03 K 19/00
19/086

101 A

審査請求 有 請求項の数2 FD (全5頁)

(21)出願番号 特願平8-352936

(22)出願日 平成8年(1996)12月13日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 重野 天秀

東京都港区芝五丁目7番1号 日本電気株
式会社内

(74)代理人 弁理士 加藤 朝道

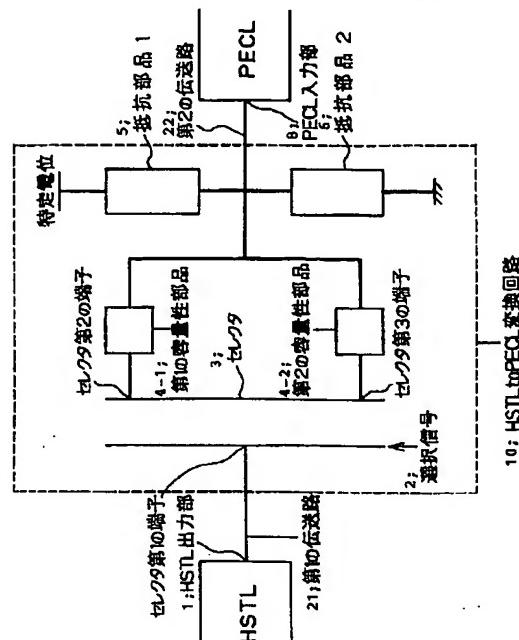
(54)【発明の名称】 HSTLツーPECL変換回路

(57)【要約】

【課題】新テクノロジであるHSTLレベル信号をPECLレベル信号へ変換する回路の提供。

【解決手段】セレクタの選択信号により、第1又は第2の容量性部品の一方の一端がセレクタと接続され、他端は抵抗部品1及び2の接続点と接続され、第2の伝送路と接続される。抵抗部品1、2は特定電位とグランド間に接続される。この回路によりHSTL to (ツ一)

PECL変換回路が実現され、より安定した伝送が見込まれ、更に高速化及び低消費電力化が可能となる。



【特許請求の範囲】

【請求項1】 HSTL (High Speed Transceiver Logic; ハイスピードトランシーバロジック) レベル信号をコンデンサを介してAC的な信号とし、該AC的な信号をプルアップ抵抗及びプルダウン抵抗によりリファレンス電位レベルをシフトさせることにより、前記HSTLレベル信号から既存テクノロジであるPECL (Pseudo ECL; 擬似エミッタ結合ロジック) レベル信号へ変換し、且つ、

前記コンデンサの容量値を可変に選択自在として、前記HSTLレベル信号の周波数と時定数を考慮した最適な容量値が選択される、ように構成したことを特徴とする変換回路。

【請求項2】 HSTL (High Speed Transceiver Logic; ハイスピードトランシーバロジック) 出力部からのHSTLレベル信号を一の入力端に入力し、選択信号により複数の出力端のいずれかに選択出力するセレクタと、

前記セレクタの前記複数の出力端にそれぞれ一端が接続された複数のコンデンサからなるコンデンサ部と、特定電位と接地間に接続されたプルアップ抵抗とプルダウン抵抗からなる終端部と、を備え、前記複数のコンデンサの他端を共通接続して前記プルアップ抵抗と前記プルダウン抵抗の接続点に接続し、前記終端部からPECL (Pseudo ECL; 擬似エミッタ結合ロジック) 入力レベルの信号をPECL入力部に供給する、

ことを特徴とする変換回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、HSTL (High Speed Transceiver Logic; ハイスピードトランシーバロジック) レベルの信号を既存テクノロジであるPECL (Pseudo ECL; 擬似エミッタ結合論理) レベルの信号に変換する変換回路に関する。

【0002】

【従来の技術】 新テクノロジであるHSTL (High Speed Transceiver Logic) レベル信号 (High レベル; 1.0V, Low レベル; 0.4V) を既存テクノロジであるPECL (Pseudo ECL; 擬似エミッタ結合論理) レベルの信号 (High レベル; 3.975V, Low レベル; 3.38V) に変換するデバイスないし回路の具体的構成は未だ提案されていないというのが実状である。

【0003】

【発明が解決しようとする課題】 上記したように、新テクノロジであるHSTLレベル信号から既存テクノロジであるPECLレベル信号へ変換する技術及びデバイスは、未だ実現ないし提案されていない。

【0004】 その理由は、HSTLレベル信号は、新テ

クノロジであるため、PECL等へ変換するデバイスや技術などがそもそも存在していないためである。また新テクノロジであるHSTLレベル信号と既存テクノロジであるPECLレベル信号のレベルを一致させる方式がないこともその理由の一つである。

【0005】 なお、PECLについては、PECLレベルの信号をTTLレベルの信号に変換する回路方式としては、例えば特開平7-7407号公報等の記載が参照され、またPECLとECLのレベル変換方式としては、例えば特開平5-55898号公報の記載が参照される。

【0006】 したがって、本発明は、上記事情に鑑みてなされたものであって、その目的は、新テクノロジであるHSTLレベル信号の出力を既存のテクノロジであるPECLレベル信号の入力デバイスに対応させることにより、PECL入力デバイスを使用した高速な伝送を可能とし、且つ低消費電力化を可能とする変換回路を提供することにある。

【0007】

【課題を解決するための手段】 前記目的を達成するため、本発明の変換回路は、HSTL (High Speed Transceiver Logic; ハイスピードトランシーバロジック) レベル信号をコンデンサを介してAC的な信号とし、該AC的な信号をプルアップ抵抗及びプルダウン抵抗によりリファレンス電位レベルをシフトさせることにより、前記HSTLレベル信号から既存テクノロジであるPECL (Pseudo ECL; 擬似エミッタ結合ロジック) レベル信号へ変換し、且つ、前記コンデンサの容量値を可変に選択自在として、前記HSTLレベル信号の周波数と時定数を考慮した最適な容量値が選択される、ように構成したことを特徴とする。

【0008】 また、本発明は、HSTL (High Speed Transceiver Logic; ハイスピードトランシーバロジック) 出力部からのHSTLレベル信号を一の入力端に入力し、選択信号により複数の出力端のいずれかに選択出力するセレクタと、前記セレクタの前記複数の出力端にそれぞれ一端が接続された複数のコンデンサからなるコンデンサ部と、特定電位と接地間に接続されたプルアップ抵抗とプルダウン抵抗からなる終端部と、を備え、前記複数のコンデンサの他端を共通接続して前記プルアップ抵抗と前記プルダウン抵抗の接続点に接続し、前記終端部からPECL (Pseudo ECL; 擬似エミッタ結合ロジック) 入力レベルの信号をPECL入力部に供給する、ことを特徴とする。

【0009】 上記のように構成されてなる、新テクノロジであるHSTLレベル信号から既存テクノロジであるPECLレベル信号へ変換する、本発明に係る変換回路は、高速な伝送を可能とし、小振幅信号であるため低消費電力化を可能としたものである。

【0010】

【発明の実施の形態】本発明の実施の形態について以下に説明する。本発明の変換回路は、その好ましい実施の形態において、プルアップ抵抗（図1の5）、及びプルダウン抵抗（図1の6）と、コンデンサ部（図1の4）と、を備え、より安定した出力を得るために、セレクタ（図1の3）とセレクタに関するセレクト信号（図1の2）により、適当な容量値を選択することができる。

【0011】コンデンサ部（図1の4）により、新テクノロジであるHSTLレベル信号をAC（交流）的な信号成分とし、プルアップ抵抗（図1の5）、プルダウン抵抗（図1の6）により、リファレンス電位レベルをシフトさせる。

【0012】これにより、新テクノロジであるHSTLレベル信号から既存テクノロジであるPECLレベル信号への変換が可能となる。

【0013】コンデンサ部（図1の4）においては、新テクノロジであるHSTLレベル信号の周波数と時定数を考慮し、適当な容量値を選択する必要がある。そこで、セレクタ（図1の3）と、セレクタの切替を制御するセレクト信号（図1の2）により適当な容量値を選択し、より安定したレベル変換回路が実現される。

【0014】本発明の実施の形態においては、主に高速な伝送を可能とし、小振幅信号であるため低消費電力化が可能となる。

【0015】

【実施例】上記した本発明の実施の形態について更に詳細に説明すべく、本発明の一実施例について図面を参照して以下に説明する。図1は、本発明の一実施例の回路構成を示す図である。

【0016】図1を参照すると、新テクノロジであるHSTLレベル信号を出力するデバイス（例えばゲートアレイやCPUなど）のHSTL出力部1から既存のテクノロジであるPECLレベル信号の入力レベルをもったデバイスの受信部8へ伝送するために、まず新テクノロジであるHSTLレベル信号のリファレンス電位レベルと、既存のテクノロジであるPECLレベル信号のリファレンス電位を一致させなければならない。

【0017】そこでコンデンサ部4により、HSTLレベル信号を、ACカップリングさせAC的な信号とする。

【0018】そしてコンデンサ部4からの信号レベルを、終端部7のプルアップ抵抗5とプルダウン抵抗6により、PECLレベル信号のリファレンス電位と一致させる。なおプルアップ抵抗5、プルダウン抵抗6は特定電位と接地間に直列形態に接続され、共通接続点にはコンデンサ部とPECLデバイスの受信部8が接続される。

【0019】これらの操作により、HSTLレベル信号から、PECLレベル信号への変換が可能となる。

【0020】さらに、本実施例においては、より安定し

た信号を得るために、コンデンサ部4の容量値を最適な値にする方法として、HSTL出力部1からの信号を第1の端子に入力セレクト信号2の値により第2、又は第3の端子に選択出力するセレクタ3を備え、コンデンサ部4の容量値を簡単に調節可能とし、より安定したHSTLレベル信号からPECLレベル信号への変換を実現する。

【0021】PECLレベル信号が受信部8へ入力され、受信部8から出力されたPECLレベル信号は、高速な伝送を可能とし、且つ小振幅信号であるため低消費電力化も可能にする。

【0022】本発明の一実施例の変換回路（HSTL to PECL変換回路）の動作について、図2を参照して詳細に説明する。

【0023】図2を参照すると、セレクタ3の第1の端子と、第1の伝送路21が接続されており、選択信号2により、セレクタ3の第2の端子或いは第3の端子への接続を選択する。これにより、最も安定した動作が、期待できる第1の容量性部品4-1又は第2の容量性部品4-2の一方を介して、抵抗部品1及び抵抗部品2の接続点と接続される。抵抗部品1の他端は特定電位（PECL電位）に、抵抗部品2の他端はグランドと接続される。そして抵抗部品1及び抵抗部品2の接続点は、第2の伝送路22を介してPECL回路の入力部（受信部）8に接続される。この回路構成によって、HSTL to PECL変換回路10が実現される。

【0024】上記したように、第1の容量性部品4-1或いは第2の容量性部品4-2により、新テクノロジであるHSTLレベル信号をACカップリングし、AC的な信号を生成し、新テクノロジであるHSTLレベルの信号の周波数及び時定数を考慮し、安定した信号を得るために、適当な容量値を選択する必要があるため、セレクタ3によって適当な容量値（第1の容量性部品又は第2の容量性部品）を選択する。このままではHSTLレベル信号をACカップリングさせただけであり、HSTLレベル信号とPECLレベル信号のリファレンス電位が一致しないため、このリファレンス電位を一致させるために、抵抗部品1及び抵抗部品2を使用し、HSTL to PECL変換回路が実現できる。

【0025】

【発明の効果】以上説明したように、本発明によれば下記記載の効果を奏する。

【0026】本発明の第1の効果は、HSTL to PECL変換回路を全く新規に実現したものであり、高速化且つ低消費電力化が実現可能とする、ということである。

【0027】このうち高速化及び低消費電力は、新テクノロジであるHSTLレベル信号及び既存のテクノロジPECLレベル信号はそれぞれリファレンス電位が相異なるが、ともに小振幅信号で高速化を図るテクノロジで

あることにより、達成される。

【0028】本発明の第2の効果は、設計変更などを不要とし、より安定した変換回路を実現できる、ということである。

【0029】その理由は、本発明によれば、セレクト信号を有するセレクタにより、変換した信号を安定させるコンデンサ部の1つを選択するように構成したことによる。

【図面の簡単な説明】

【図1】本発明の一実施例の構成を示す図である。

【図2】本発明の一実施例の回路動作を説明するための

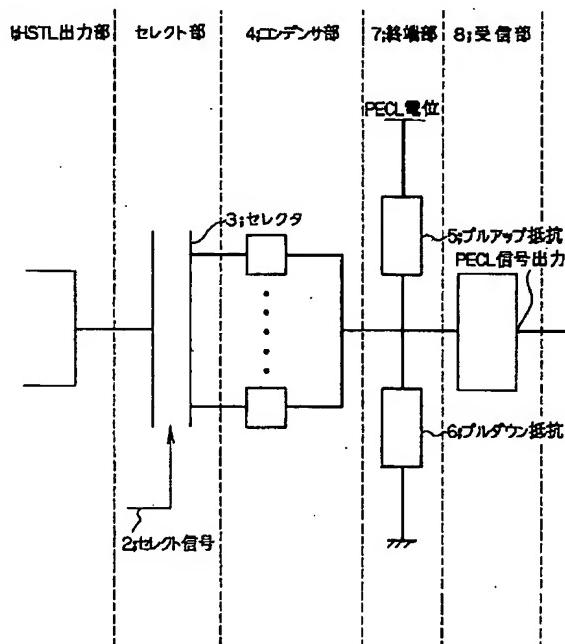
図である。

【符号の説明】

- 1 HSTL出力部
- 2 セレクト信号
- 3 セレクタ
- 4 コンデンサ部
- 5 ブルアップ抵抗
- 6 ブルダウン抵抗
- 7 終端部
- 8 受信部

10 HSTLツー（t o）PECL変換回路

【図1】



【図2】

